

Électronique numérique

Jeudi 15 octobre 2026 – 8h - 10h – durée 2h – Arnaud Martin

Nom :

Prénom :

Consignes

Les documents et calculatrices sont autorisés.

Les réponses seront données sur ces feuilles à l'intérieur des espaces prévus à cet usage.

Exercice 1 : Numération et codage [6]

Question 1.1 [3]

Complétez le tableau ci-dessous :

Base 2 (12 bits)*	Base 10 **	Erreur de représentation
	12,35	
	-5,60	
0000 0001 0101		
1111 0111 1010		

* Les nombres binaires seront représentés en complément à deux sur 12 bits en virgule fixe $Q_{8,4}$.

(Rappel représentation $Q_{m,k}$ sur N bits : $b_{m+k-1}b_{m+k-2}\dots b_k, b_{k-1}\dots b_2b_1b_0$; $N = m + k$)

** Les nombres en base 10 seront représentés avec 2 chiffres significatifs derrière la virgule.

Question 1.2 [3]

Codez les valeurs suivantes en virgule flottante sur 32 bits selon la norme IEEE 754 rappelée ci-dessous.

A = -0,715

B = 192,3

Rappel : Dans la norme IEEE 754, la valeur X est représentée selon la forme : $X = (-1)^S \cdot 2^{E-127} \cdot 1, F$

X s'écrit alors en binaire virgule flottante : $\underbrace{S}_{\text{signe}} \underbrace{e_7e_6\dots e_1e_0}_E \underbrace{f_{22}f_{21}\dots f_2f_1f_0}_F$

Exercice 2 : Convertisseur code binaire $\rightarrow$ code Gray [/6.5]

L'objectif de cet exercice est la synthèse d'un transcodeur du code binaire classique vers le code Gray. Le code Gray est rappelé dans la table ci-dessous.

	Code binaire				Code Gray			
	b_3	b_2	b_1	b_0	g_3	g_2	g_1	g_0
0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1
2	0	0	1	0	0	0	1	1
3	0	0	1	1	0	0	1	0
4	0	1	0	0	0	1	1	0
5	0	1	0	1	0	1	1	1
6	0	1	1	0	0	1	0	1
7	0	1	1	1	0	1	0	0
8	1	0	0	0	1	1	0	0
9	1	0	0	1	1	1	0	1
10	1	0	1	0	1	1	1	1
11	1	0	1	1	1	1	1	0
12	1	1	0	0	1	0	1	0
13	1	1	0	1	1	0	1	1
14	1	1	1	0	1	0	0	1
15	1	1	1	1	1	0	0	0

Question 2.1 [/0.5]

Le code Gray est-il pondéré ? Justifiez en une ligne.

Question 2.2 [/0.5]

Le code Gray est-il cyclique ? Justifiez en une ligne.

Question 2.3 [/0.5]

Le code Gray est-il continu ? Justifiez en une ligne.

Question 2.4 [/5]

L'objectif est de synthétiser un transcodeur code binaire vers code Gray. La synthèse conduira aux expressions des équations logiques. Il n'est pas nécessaire de dessiner des schémas avec des portes logiques.

Schématisez l'entité du transcodeur en identifiant ses entrées et ses sorties.

Utilisez les tables de Karnaugh ci-après pour réduire les expressions logiques donnant les sorties en fonction des entrées. Écrivez sous chaque table l'expression logique réduite.

	00	01	11	10
00				
01				
11				
10				

	00	01	11	10
00				
01				
11				
10				

	00	01	11	10
00				
01				
11				
10				

	00	01	11	10
00				
01				
11				
10				

Exercice 3 : Synthèse logique séquentielle [/7.5]

La méthodologie de conception de machine à états finis, *Finite State Machine* en anglais, s'applique aux systèmes séquentiels électroniques mais également à la programmation informatique dans le cas de la programmation objet par exemple.

L'objectif de cet exercice est la synthèse d'une machine à états finis de type Moore, implémentant le diagramme d'état décrit dans la figure 1.

Remarque : veuillez à expliquer votre démarche et à présenter vos résultats intermédiaires.

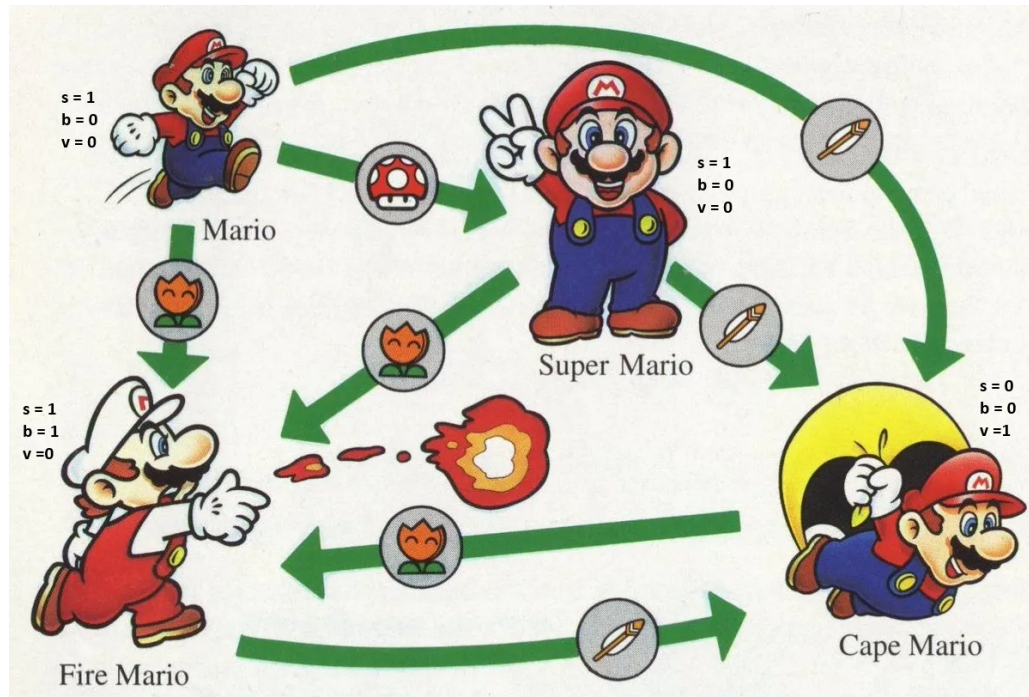


Figure 1 : diagramme d'états de l'évolution de Mario
(champignon : c, plume : p, fleur de feu : f
s : saut, b : boule de feu, v : vole)

Question 3.1 [/1.5]

À partir du diagramme d'états, identifiez le nombre d'états, les entrées et les sorties.

Question 3.2 [/6]

Synthétisez la machine d'états correspondant à ce diagramme d'états. La synthèse ira jusqu'aux expressions logiques, il n'est pas nécessaire de dessiner les schémas à base de portes logiques. Réponses sur la page suivante, page 5.

Exercice 4 : transcodeur avec approche modulaire, bonus [+3]

L'objectif est la synthèse d'un transcodeur code binaire vers code Gray en suivant une approche modulaire. Le passage d'une représentation binaire B à une représentation en code Gray G peut se faire suivant : $G = (B \oplus (2 \cdot B))/2$.

Avec « $\oplus$ » une addition bit à bit modulo 2.

« $2 \cdot$ » représente un décalage à gauche et « $/2$ » un décalage à droite.

Par exemple, pour la valeur décimale 14 représentée par 1110 en binaire :

$$\begin{array}{rcll} 14 \text{ en binaire} & \rightarrow & 1 & 1 & 1 & 0 \\ \text{décalage à gauche} & \rightarrow & 1 & 1 & 1 & 0 \\ \hline \text{addition bit à bit modulo 2} & \rightarrow & 1 & 0 & 0 & 1 & 0 \\ \text{décalage à droite} & \rightarrow & & 1 & 0 & 0 & 1 \\ & & & & \uparrow & & \\ & & & & 14 \text{ en code Gray} & & \end{array}$$

Question 4.1 [/1]

Vérifiez le principe de passage de la représentation binaire au code Gray avec les valeurs décimales 2 et 11.

Question 4.2 [/2]

Proposez une structure pour un transcodeur modulaire délivrant le code Gray sur N bits d'un nombre représenté en binaire sur N bits.